

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-308715

(43)Date of publication of application : 17.11.1998

(51)Int.Cl.

H04J 11/00

H04L 7/00

(21)Application number : 09-114710

(71)Applicant : SONY CORP

(22)Date of filing : 02.05.1997

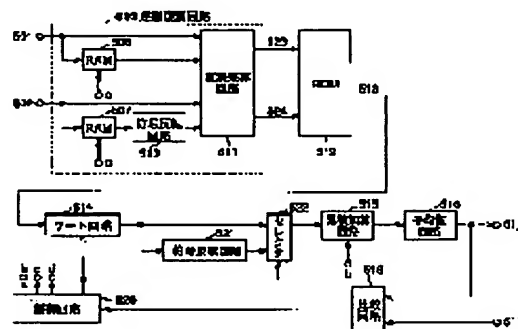
(72)Inventor : MOMOSHIRO TOSHIHISA  
OKADA TAKAHIRO  
IKEDA YASUNARI

## (54) RECEIVER AND RECEIVING METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To accurately reproduce a clock signal in an OFDM(orthogonal frequency division multiplexing) receiver.

SOLUTION: I channel data and Q channel data are undergone differential demodulation by a differential demodulation circuit 503 and supplied to a ROM 512. The ROM 512 read inter-symbol phase fluctuation quantity that corresponds to differential demodulation data and supplies it to a gate circuit 514. The circuit 514 extracts only a component that corresponds to a pilot signal in input data and supplies it to a code inverting circuit 521 and a selector 522. The selector 522 selects an output of the circuit 514 when the frequency of a pilot signal is a positive value, selects an output of the circuit 521 in the case of a negative value and outputs it to an accumulative addition circuit 515. The circuit 515 accumulatively adds values that are outputted from the selector 522 over a symbol period and outputs an acquired value to a mean value circuit 516. The circuit 516 balances outputs of the circuit 515 and controls an oscillation frequency of a clock signal in accordance with an acquired value.



## LEGAL STATUS

[Date of request for examination]

23.10.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision]

of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

2004/2/19

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-308715

(43) 公開日 平成10年(1998)11月17日

(51) Int. Cl.<sup>6</sup>

識別記号

F I

H 0 4 J 11/00

H 0 4 J 11/00

Z

H 0 4 L 7/00

H 0 4 L 7/00

F

審査請求 未請求 請求項の数 7 O L (全 14 頁)

(21) 出願番号 特願平9-114710

(22) 出願日 平成9年(1997)5月2日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 百代 俊久

東京都品川区北品川6丁目7番35号 ソニ

株式会社内

(72) 発明者 岡田 隆宏

東京都品川区北品川6丁目7番35号 ソニ

株式会社内

(72) 発明者 池田 康成

東京都品川区北品川6丁目7番35号 ソニ

株式会社内

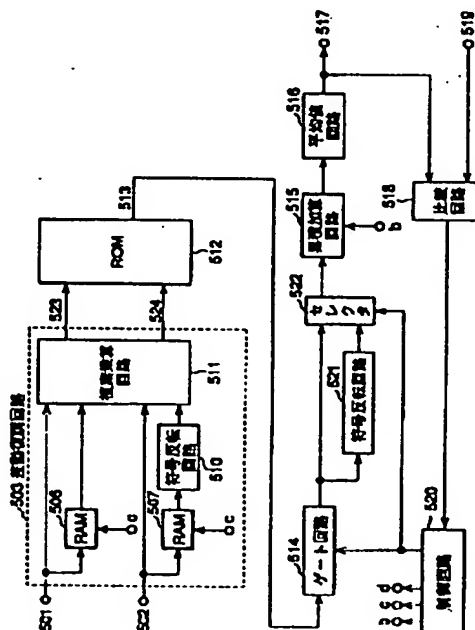
(74) 代理人 弁理士 稲本 義雄

(54) 【発明の名称】 受信装置および受信方法

(57) 【要約】

【課題】 OFDM受信機においてクロック信号を正確に再生する。

【解決手段】 IチャンネルデータとQチャンネルデータは差動復調回路503により差動復調され、ROM512に供給される。ROM512は、差動復調データに対応するシンボル間位相変動量を読み出して、ゲート回路514に供給する。ゲート回路514は、入力されたデータのうち、パイロット信号に対応する成分だけを抽出し、符号反転回路521とセレクト522に供給する。セレクト522は、パイロット信号の周波数が正の値である場合はゲート回路514の出力を選択し、負の値の場合には符号反転回路521の出力を選択して累積加算回路515に出力する。累積加算回路515は、セレクト522から出力された値をシンボル期間に亘って累積加算し、得られた値を平均値回路516に出力する。平均値回路516は、累積加算回路515の出力を平均し、得られた値に応じてクロック信号の発振周波数を制御する。



## 【特許請求の範囲】

【請求項1】 OFDM信号を受信する受信装置において、  
前記OFDM信号を離散的フーリエ変換する変換手段と、  
前記変換手段により得られた副搬送波の周波数成分を記憶する記憶手段と、  
前記記憶手段に記憶されている少なくとも1シンボル前の前記周波数成分と、前記変換手段により新たに得られた周波数成分との間の位相変動量を算出する算出手段と、

前記算出手段により算出された位相変動量より、パイロット信号系列に対応する成分を抽出する抽出手段と、  
前記抽出手段により抽出されたパイロット信号系列に対応する位相変動量に応じてクロック信号の周波数を制御する制御手段とを備えることを特徴とする受信装置。

【請求項2】 前記抽出手段により抽出されたパイロット信号系列に対応する位相変動量を所定の期間に亘って累積加算する累積加算手段を更に備え、  
前記制御手段は、前記累積加算手段により得られた値に応じて前記クロック信号の周波数を制御することとを特徴とする請求項1に記載の受信装置。

【請求項3】 前記抽出手段により抽出されたパイロット信号系列に対応する位相変動量が所定の値以下になったことを検出する検出手段と、  
前記検出手段により前記位相変動量が所定の値以下になったことが検出された場合には、前記記憶手段に記憶されている副搬送波の周波数成分の変更を禁止する禁止手段とを更に備えることを特徴とする請求項1に記載の受信装置。

【請求項4】 基底帯域に変換されたOFDM時間信号を有効シンボル期間だけ遅延する遅延手段と、  
前記遅延手段により遅延されたOFDM時間信号と、遅延されていないもののOFDM時間信号との間の相関値を演算する演算手段と、  
前記演算手段の出力の最大値を検知する検知手段と、  
前記検知手段により検知されたある時点における最大値の位相を保持する保持手段と、  
前記保持手段に保持されている位相と、前記検知手段により新たに検知された最大値の位相のずれを算定する算定手段とを更に備え、  
前記制御手段は、前記算定手段により算定された位相のずれと、前記抽出手段により抽出された前記パイロット信号系列に対応する位相変動量とに応じて前記クロック信号の周波数を制御することとを特徴とする請求項1に記載の受信装置。

【請求項5】 OFDM信号を受信する受信方法において、  
前記OFDM信号を離散的フーリエ変換する変換ステップと、

前記変換ステップにより得られた副搬送波の周波数成分を記憶する記憶ステップと、

前記記憶ステップに記憶されている少なくとも1シンボル前の前記周波数成分と、前記変換ステップにより新たに得られた周波数成分との間の位相変動量を算出する算出ステップと、

前記算出ステップにより算出された位相変動量より、パイロット信号系列に対応する成分を抽出する抽出ステップと、  
前記抽出ステップにより抽出されたパイロット信号系列に対応する位相変動量に応じてクロック信号の周波数を制御する制御ステップとを備えることを特徴とする受信方法。

【請求項6】 OFDM信号を受信する受信装置において、  
基底帯域に変換されたOFDM時間信号を有効シンボル期間だけ遅延する遅延手段と、  
前記遅延手段により遅延されたOFDM時間信号と、遅延されていないもののOFDM時間信号との間の相関値を演算する演算手段と、  
前記演算手段により得られた相関値の最大値を検知する検知手段と、

前記検知手段により検知されたある時点における最大値の位相を保持する保持手段と、

前記保持手段に保持された位相と、検知手段により新たに検知された最大値の位相のずれを算定する算定手段と、

前記算定手段により算定された位相のずれに応じてクロック信号の周波数を制御する制御手段とを備えることを特徴とする受信装置。

【請求項7】 OFDM信号を受信する受信方法において、

基底帯域に変換されたOFDM時間信号を有効シンボル期間だけ遅延する遅延ステップと、

前記遅延ステップにより遅延されたOFDM時間信号と、遅延されていないもののOFDM時間信号との間の相関値を演算する演算ステップと、

前記演算ステップにより得られた相関値の最大値を検知する検知ステップと、

前記検知ステップにより検知されたある時点における最大値の位相を保持する保持ステップと、

前記保持ステップに保持された位相と、検知ステップにより新たに検知された最大値の位相のずれを算定する算定ステップと、

前記算定ステップにより算定された位相のずれに応じてクロック信号の周波数を制御する制御ステップとを備えることを特徴とする受信方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、受信装置および受信

信方法に関し、特に、OFDM方式に基づく受信装置および受信方法に関する。

#### 【0002】

【従来の技術】近年デジタル信号を伝送する方法として、直交周波数分割多重方式（OFDM：Orthogonal Frequency Division Multiplexing）と呼ばれる変調方式が提案されている。このOFDM方式は伝送帯域内に多数の直交する副搬送波を設け、それぞれの副搬送波の振幅及び位相にデータを割り当て、PSK（Phase Shift Keying）やQAM（Quadrature Amplitude Modulation）によりディジタル変調する方式である。この方法では、多数の副搬送波で伝送帯域を分割するため、副搬送波1波あたりの帯域は狭くなり、変調速度は遅くなるが、搬送波の数が多数あるので総合の伝送速度は従来の変調方式と変わらない。

【0003】このOFDM方式では多数の副搬送波が並列に伝送されるためにシンボル速度が遅くなるので、いわゆるマルチパス妨害の存在する伝送路ではシンボルの時間長に対する相対的なマルチパスの時間長を短くすることができ、マルチパス妨害に対して強い方式であることが期待できる。

【0004】以上の様な特徴からOFDM方式は、マルチパス妨害の影響を強く受ける地上波によるディジタル信号の伝送に対して特に注目されている。このような地上波によるディジタル信号の伝送としては、例えば、DVB-T（Digital Video Broadcasting-Terrestrial）などがある。

【0005】また最近の半導体技術の進歩により離散的フーリエ変換（以下FFT（Fast Fourier Transform）と記述する）や離散的フーリエ逆変換（以下IFFT（Invert Fast Fourier Transform）と記述する）をハードウェアで実現することが可能となり、これらを用いて簡単にOFDM方式に基づく変調を行ったり、また逆に復調する事ができる様になった事もOFDM方式が注目されてきた理由の一つである。

【0006】図10はOFDM受信機の構成例を示すブロック図である。受信アンテナ101は、RF信号を捕捉する。乗算回路102は、チューナ103から出力される所定の周波数を有する信号とRF信号とを乗算する。バンドパスフィルタ104は、乗算回路102の出力から所望のIF信号を抽出する。A/D（Analog to Digital）変換回路105は、バンドパスフィルタ104により抽出されたIF信号をディジタル信号に変換する。

【0007】デマルチプレクサ106は、ディジタル化されたIF信号からIチャンネル信号とQチャンネル信号とを分離抽出する。ローパスフィルタ107、108は、それぞれ、Iチャンネル信号とQチャンネル信号に含まれている不要な高域成分を除去して基底帯域（ベースバンド）の信号に変換する。

【0008】複素乗算回路109は、数値コントロール発振回路110より供給される所定の周波数の信号により、基底帯域信号の持つ搬送波周波数誤差を除外した後、高速フーリエ変換回路112に供給する。高速フーリエ変換回路112はOFDM時間信号を周波数分解し、IおよびQチャンネル受信データを生成する。

【0009】相関値演算回路113は、基底帯域に変換されたOFDM時間信号と有効シンボル時間だけ遅延させたOFDM信号とを乗算してガード期間幅の移動平均を計算することにより、2つの信号の相関値を求め、相関値が最大になるタイミングにおいて高速フーリエ変換回路112に演算を開始させる。

【0010】搬送波周波数誤差演算回路114は、周波数パワーの偏りを検出することにより搬送波周波数の誤差を算出し、加算回路111に出力する。加算回路111は、搬送波周波数誤差演算回路114と相関値演算回路113の出力を加算して数値コントロール発振回路110に供給する。

【0011】クロック周波数再生回路115は、IチャンネルデータとQチャンネルデータを参照して制御信号を生成し、クロック発振回路116の発振周波数を制御する。クロック発振回路116は、クロック周波数再生回路115から供給される制御信号に応じてクロック信号を生成し、出力する。

【0012】次に、以上の従来例の動作について説明する。

【0013】受信アンテナ101により捕捉されたRF信号は、チューナ103より供給された所定の周波数の信号と乗算回路102により乗算される。乗算回路102より出力された信号は、バンドパスフィルタ104により、IF信号が抽出されることになる。

【0014】A/D変換回路105は、クロック発振回路116が出力するクロック信号に同期して、バンドパスフィルタ104から出力されるIF信号をディジタル信号に変換し、デマルチプレクサ106に供給する。デマルチプレクサ106は、ディジタル化された信号からIチャンネル信号とQチャンネル信号とを分離抽出してローパスフィルタ107、108にそれぞれ供給する。ローパスフィルタ107、108は、それぞれ、Iチャンネル信号とQチャンネル信号に含まれている不要な高域成分である折り返し成分を除去して基底帯域の信号に変換する。

【0015】複素乗算回路109は、数値コントロール発振回路110より供給される所定の周波数の信号により、基底帯域信号の持つ搬送波の周波数誤差を除去して高速フーリエ変換回路112に供給する。高速フーリエ変換回路112はOFDM時間信号を周波数分解し、IおよびQチャンネル受信データを生成する。

【0016】相関値演算回路113は、基底帯域に変換されたOFDM時間信号と有効シンボル時間だけ遅延さ

せたOFDM信号との間の相関値を計算し、相関値が最大になるタイミングにおいて高速フーリエ変換回路112に演算を開始させる。その結果、高速フーリエ変換回路112は、送信側から送られてきたIチャンネル信号とQチャンネル信号に含まれているデータを正確に抽出することができる。

【0017】ところで受信側において、OFDM信号を正しく復調する為には、各種の同期を取ることが必要となる。例えば、先ず、IF帯のOFDM信号を基底帯域のOFDM信号に変換するためには、数値コントロール発振回路110が発振する周波数を送信側のそれと同期させなければならない。また、全ての処理の基準となるクロック信号も送信側のそれと同期させなければならない。

【0018】ここで、後者のクロック信号を送信側と同期させるための方法として、従来から提案されているクロックの再生方法について説明する。

【0019】以下に述べる方法では、送信側においては伝送しようとする情報以外に、振幅および位相が規定された特定の信号（以下、パイロット信号という）が各シンボル毎に所定の数だけ内挿されて送信されており、また、受信側においては、FFT演算が施されたOFDM信号から送信側で内挿されたパイロット信号が抽出され、このパイロット信号に以下に述べるコストス演算等を施すことによりクロック信号を再生する。

【0020】図11は、パイロット信号がQPSK (Quadrature Phase Shift Keying) で変調されている場合に、コストス演算を用いてクロック信号を再生する従来のクロック再生回路の構成例である。この図において、ゲート回路208-1、208-2は、FFT演算が施されたIチャンネルデータと、Qチャンネルデータをそれぞれ入力し、パイロット信号だけを抽出して出力する。2乗回路203-1、203-2は、ゲート回路208-1、208-2により抽出されたパイロット信号をそれぞれ2乗して出力する。乗算回路205は、ゲート回路208-1、208-2により抽出されたパイロット信号を乗算して出力する。

【0021】減算回路206は、2乗回路203-1の出力から2乗回路203-2の出力を減算して出力する。乗算回路207は、乗算回路205の出力と減算回路206の出力を乗算して出力する。LPF209は、乗算回路207の出力から、不要な高周波成分を除去して出力する。

【0022】次に、以上の従来例の動作について説明する。

【0023】図10に示す高速フーリエ変換回路112により周波数分解されて復調されたIチャンネルデータおよびQチャンネルデータは、その周波数が小さい順にゲート回路208-1、208-2にそれぞれ入力される。ゲート回路208-1、208-2は、Iチャンネル

ルデータおよびQチャンネルデータよりパイロット信号のみをそれぞれ抽出し、2乗回路203-1、203-2、および、乗算回路205に供給する。

【0024】乗算回路205は、ゲート回路208-1、208-2により抽出されたパイロット信号を乗算して、乗算回路207に出力する。また、2乗回路203-1、203-2は、それぞれ、ゲート回路208-1、208-2により抽出されたパイロット信号を2乗して減算回路206に出力する。

【0025】減算回路206は、2乗回路203-1の出力から2乗回路203-2の出力を減算して乗算回路207に出力する。乗算回路207は、乗算回路205の出力と減算回路206の出力を乗算してLPF209に出力する。LPF209は、乗算回路207の出力に含まれている高周波成分を除去して出力する。

【0026】以上のような一連の操作がいわゆるコストス演算であり、このようなコストス演算により、クロック信号の位相誤差を検出することができる。このようにして検出されたクロック信号の位相誤差に基づいてクロック発振回路116を制御して正確なクロック信号を生成する。

【0027】

【発明が解決しようとする課題】ところで、以上のようなコストス演算等を用いて位相誤差を検出し、その結果に応じてクロック信号を再生する場合、検出された位相誤差には、クロック周波数誤差に伴う位相誤差だけではなく、再生搬送波位相誤差、FFT窓位相誤差、ガウス雑音による位相誤差、および、地上波を伝送する場合には避けて通れないマルチパスによる伝送路ひずみに起因する位相誤差が含まれているため、再生クロック信号のみに伴う位相誤差だけを抽出してクロック発振回路を制御することが困難であるという課題があった。

【0028】また、図12 (A) にOFDM信号のスペクトラムの一例を、図12 (B) にはマルチパス妨害を受けたときのOFDM信号のスペクトラムを示す。ここで太線は送信側で内挿されたパイロット信号を表している。図12 (B) に示すように、マルチパスにより送信信号が周波数選択的な妨害を受けた場合、他の副搬送波に対するパイロット信号の信号対雑音比が低下する。そのような場合、前述のような方法によりパイロット信号から生成されたクロック信号の位相誤差信号も信号対雑音比が低下することになる。この結果、送信信号がマルチパス妨害を受けた場合には、正確にクロック信号を再生することが困難となるという課題があった。

【0029】本発明は以上のような状況に鑑みてなされたものであり、受信したOFDM信号がクロック周波数誤差に伴う位相誤差のみならず、再生搬送波位相誤差、FFT窓位相誤差、ガウス雑音による位相誤差、および、マルチパスによる伝送路ひずみに起因する位相誤差を含む場合においても、クロック信号を正確に生成する

ことができるOFDM受信装置のクロック再生回路を提供することを目的としている。

#### 【0030】

【課題を解決するための手段】請求項1に記載の受信装置は、OFDM信号を離散的フーリエ変換する変換手段と、変換手段により得られた副搬送波の周波数成分を記憶する記憶手段と、記憶手段に記憶されている少なくとも1シンボル前の周波数成分と、変換手段により新たに得られた周波数成分との間の位相変動量を算出する算出手段と、算出手段により算出された位相変動量より、パイロット信号系列に対応する成分を抽出する抽出手段と、抽出手段により抽出されたパイロット信号系列に対応する位相変動量に応じてクロック信号の周波数を制御する制御手段とを備えることを特徴とする。

【0031】請求項5に記載の受信方法は、OFDM信号を離散的フーリエ変換する変換ステップと、変換ステップにより得られた副搬送波の周波数成分を記憶する記憶ステップと、記憶ステップに記憶されている少なくとも1シンボル前の周波数成分と、変換ステップにより新たに得られた周波数成分との間の位相変動量を算出する算出ステップと、算出ステップにより算出された位相変動量より、パイロット信号系列に対応する成分を抽出する抽出ステップと、抽出ステップにより抽出されたパイロット信号系列に対応する位相変動量に応じてクロック信号の周波数を制御する制御ステップとを備えることを特徴とする。

【0032】請求項6に記載の受信装置は、基底帯域に変換されたOFDM時間信号を有効シンボル期間だけ遅延する遅延手段と、遅延手段により遅延されたOFDM時間信号と、遅延されていないもののOFDM時間信号との間の相関値を演算する演算手段と、演算手段により得られた相関値の最大値を検知する検知手段と、検知手段により検知されたある時点における最大値の位相を保持する保持手段と、保持手段に保持された位相と、検知手段により新たに検知された最大値の位相のずれを算定する算定手段と、算定手段により算定された位相のずれに応じてクロック信号の周波数を制御する制御手段とを備えることを特徴とする。

【0033】請求項7に記載の受信方法は、基底帯域に変換されたOFDM時間信号を有効シンボル期間だけ遅延する遅延ステップと、遅延ステップにより遅延されたOFDM時間信号と、遅延されていないもののOFDM時間信号との間の相関値を演算する演算ステップと、演算ステップにより得られた相関値の最大値を検知する検知ステップと、検知ステップにより検知されたある時点における最大値の位相を保持する保持ステップと、保持ステップに保持された位相と、検知ステップにより新たに検知された最大値の位相のずれを算定する算定ステップと、算定ステップにより算定された位相のずれに応じてクロック信号の周波数を制御する制御ステップとを備

えることを特徴とする。

【0034】請求項1に記載の受信装置においては、OFDM信号を変換手段が離散的フーリエ変換し、変換手段により得られた副搬送波の周波数成分を記憶手段が記憶し、記憶手段に記憶されている少なくとも1シンボル前の周波数成分と、変換手段により新たに得られた周波数成分との間の位相変動量を算出手段が算出し、算出手段により算出された位相変動量より、パイロット信号系列に対応する成分を抽出手段が抽出し、抽出手段により抽出されたパイロット信号系列に対応する位相変動量に応じてクロック信号の周波数を制御手段が制御する。例えば、変換手段であるFFT変換回路がOFDM信号を離散的フーリエ変換し、得られた副搬送波の周波数成分を記憶手段であるメモリが記憶し、メモリに記憶されている1シンボル前の周波数成分と、FFT変換回路より新たに出力された周波数成分とを算出手段が差動復調することにより位相変動量を算出し、算出手段により算出された位相変動量から抽出手段がパイロット信号系列に対応する成分を抽出手段が抽出し、抽出手段により抽出されたパイロット信号系列の位相変動量に応じてクロック信号の周波数を制御手段が制御する。

【0035】請求項5に記載の受信方法においては、OFDM信号を変換ステップが離散的フーリエ変換し、変換ステップにより得られた副搬送波の周波数成分を記憶ステップが記憶し、記憶ステップに記憶されている少なくとも1シンボル前の周波数成分と、変換ステップにより新たに得られた周波数成分との間の位相変動量を算出ステップが算出し、算出ステップにより算出された位相変動量より、パイロット信号系列に対応する成分を抽出ステップが抽出し、抽出ステップにより抽出されたパイロット信号系列に対応する位相変動量に応じてクロック信号の周波数を制御ステップが制御する。例えば、変換ステップであるFFT変換回路がOFDM信号を離散的フーリエ変換し、得られた副搬送波の周波数成分を記憶ステップであるメモリが記憶し、メモリに記憶されている1シンボル前の周波数成分と、FFT変換回路より新たに出力された周波数成分とを算出ステップが差動復調することにより位相変動量を算出し、算出ステップにより算出された位相変動量から抽出ステップがパイロット信号系列に対応する成分を抽出ステップが抽出し、抽出ステップにより抽出されたパイロット信号系列の位相変動量に応じてクロック信号の周波数を制御ステップが制御する。

【0036】請求項6に記載の受信装置においては、基底帯域に変換されたOFDM時間信号を有効シンボル期間だけ遅延手段が遅延し、遅延手段により遅延されたOFDM時間信号と、遅延されていないもののOFDM時間信号との間の相関値を演算手段が演算し、演算手段により得られた相関値の最大値を検知手段が検知し、検知手段により検知されたある時点における最大値の位相を

保持手段が保持し、保持手段に保持された位相と、検知手段により新たに検知された最大値の位相のずれを算定手段が算定し、算定手段により算定された位相のずれに応じてクロック信号の周波数を制御手段が制御する。例えば、基底帯域に変換されたOFDM時間信号を有効シンボル期間だけ遅延手段であるメモリが遅延し、遅延手段により遅延されたOFDM時間信号と、遅延されていないものとのOFDM時間信号との間の相関値をガード期間に亘って演算手段が演算し、演算手段により得られた相関値の最大値を検知手段が検知し、検知手段により検知されたある時点における最大値の位相を保持手段であるメモリが保持し、保持手段に保持された位相と、検知手段により新たに検知された最大値の位相のずれを算定手段が算定し、算定手段により算定された位相のずれに応じてクロック信号の周波数を制御手段が制御する。

【0037】請求項7に記載の受信方法においては、基底帯域に変換されたOFDM時間信号を有効シンボル期間だけ遅延ステップが遅延し、遅延ステップにより遅延されたOFDM時間信号と、遅延されていないものとのOFDM時間信号との間の相関値を演算ステップが演算し、演算ステップにより得られた相関値の最大値を検知ステップが検知し、検知ステップにより検知されたある時点における最大値の位相を保持ステップが保持し、保持ステップに保持された位相と、検知ステップにより新たに検知された最大値の位相のずれを算定ステップが算定し、算定ステップにより算定された位相のずれに応じてクロック信号の周波数を制御ステップが制御する。例えば、基底帯域に変換されたOFDM時間信号を有効シンボル期間だけ遅延ステップであるメモリが遅延し、遅延ステップにより遅延されたOFDM時間信号と、遅延されていないものとのOFDM時間信号との間の相関値をガード期間に亘って演算ステップが演算し、演算ステップにより得られた相関値の最大値を検知ステップが検知し、検知ステップにより検知されたある時点における最大値の位相を保持ステップであるメモリが保持し、保持ステップに保持された位相と、検知ステップにより新たに検知された最大値の位相のずれを算定ステップが算定し、算定ステップにより算定された位相のずれに応じてクロック信号の周波数を制御ステップが制御する。

【0038】

【発明の実施の形態】図5に本発明の実施の形態の一例を示す。なお、本実施の形態は図10に示すクロック周波数再生回路116に関するものである。

【0039】この図において、差動復調回路503は、RAM(Random Access Memory)506、507(記憶手段)、符号反転回路510、および、複素乗算回路511(算出手段)により構成されており、入力されたIチャンネルデータおよびQチャンネルデータを差動復調するようになされている。RAM506、507は、入力されたIチャンネルデータまたはQチャンネルデータ

を、制御回路520(禁止手段)からの制御信号cに応じて、シンボル単位で記憶し、1シンボル時間だけ遅らせて出力するようになされている。符号反転回路510は、RAM507の出力データの符号を反転して出力するようになされている。

【0040】複素乗算回路511は、遅延されていないIチャンネルデータとQチャンネルデータをI、Qと表し、遅延されたIチャンネルデータとQチャンネルデータをそれぞれI'、Q'と表すと、以下に示す複素演算を行い、演算結果を実数成分523と虚数成分524とに分けて出力するようになされている。なお、ここで、jは虚数を表す。

【0041】

$$(I + jQ)(I' - jQ') \dots (1)$$

【0042】ROM(Read Only Memory)512(算出手段)は、アークタンジェント(逆正接関数)データを格納しており、入力されたIチャンネルデータおよびQチャンネルデータに対応する位相変動量データ513を出力するようになされている。

【0043】ゲート回路514(抽出手段)は、制御回路520の制御信号に従ってROM512から出力される位相変動量データ513から、送信側で規定されたパイロット信号に対応する成分だけを選択し、符号反転回路521およびセレクト522に供給するようになされている。符号反転回路521は入力された位相変動量データの符号を反転し、セレクト522に供給するようになされている。

【0044】セレクト522は制御回路520によって制御され、入力されたパイロット信号が正の周波数であればゲート回路514から直接入力された位相変動量を選択し、また、負の周波数であれば、符号反転回路521から入力された位相変動量を選択して累積加算回路515(累積加算手段)に供給するようになされている。

【0045】累積加算回路515は、各シンボルが入力される直前に制御回路520から供給される制御信号により初期化された後、セレクト522から出力されるパイロット信号の位相変動量を累積加算するようになされている。

【0046】平均値回路516(制御手段)は、累積加算回路515からシンボル毎に出力される、累積された位相変動量を数シンボルに渡って平均化し、位相変動量に含まれるガウス雑音を取り除いた後、クロック発振回路116を制御するための位相変動量517を算出するようになされている。

【0047】比較回路518(検出手段)は、クロック信号の周波数が確定(ロックイン)されたことを検出して制御回路520に伝達するようになされている。即ち、比較回路518は、シンボル間差動復調データが0である場合に対応する値519と、位相変動量517の現在値とを比較し、その結果、これらが等しいと判定し



た場合には、制御回路520に所定の制御信号を送る。

【0048】次に、以上の実施の形態の動作について説明するが、その前に、本実施の形態の動作原理について簡単に説明しておく。

【0049】例えば、受信機側において、送信側と同期していないクロック信号によりOFDM信号を再生処理した場合、FFT処理により復調されたパイロット信号には、通常含まれているFFT窓位相誤差、再生搬送波位相誤差、ガウス雑音による位相誤差およびマルチパス妨害等の伝送路歪みによる位相誤差に加えて、クロック

$$\theta_a = \theta_0 + \phi + n k \delta + k(1 + \delta) \tau + \Psi_k + \epsilon_k \dots (2)$$

$$\theta_{a(n+1)} = \theta_0 + \phi + (n+1) k \delta + k(1 + \delta) \tau + \Psi_k + \epsilon_{k(n+1)} \dots (3)$$

$$\theta_{a(n+1)} - \theta_a = k \delta + \epsilon_{k(n+1)} - \epsilon_k \dots (4)$$

【0052】ここで、式(2)は第n番目のシンボルの第k番目の副搬送波周波数の持つ位相データを示している。また、 $\theta_0$ は送信側で規定された位相、 $\delta$ はクロック誤差、 $\phi$ は再生搬送波の位相誤差、 $\tau$ はFFT窓位相誤差、 $\Psi_k$ は第k番目の副搬送波周波数に対するマルチパス妨害等の伝送路歪みによる位相誤差、 $\epsilon_k$ は第n番目シンボルのガウス雑音による位相誤差をそれぞれ示している。更に、式(3)は第(n+1)番目のシンボルの第k番目の副搬送波周波数の持つ位相データであり、式(4)は式(3)から式(2)を減算した結果であり、差動復調後の第k番目の副搬送波周波数の持つ第(n+1)番目のシンボルと第n番目のシンボルの間の位相変動量を表している。

【0053】以上の関係を図2に示す。図2(A)において、 $c_{a(n)}$ 、 $c_{b(n)}$ 、 $c_{a(n+1)}$ 、 $c_{b(n+1)}$ は、それぞれ周波数a、bのパイロット信号の第(n+1)番目または第n番目のシンボルを位相平面上に示したものであり、 $\theta_{c_{a(n)}}$ 、 $\theta_{c_{b(n)}}$ 、 $\theta_{c_{a(n+1)}}$ 、 $\theta_{c_{b(n+1)}}$ はそれぞれの位相量である。ところで、これら第(n+1)番目と第n番目のシンボルに含まれているパイロット信号の周波数は元々等しいはずであるが、前述のような種々の誤差により、図2(A)に示すように位相平面上における位置にずれを生じてくる。そこで、これら第(n+1)番目と第n番目のシンボルの間で差動復調を行うことにより、シンボルによらず一定である誤差(FFT窓位相誤差、再生搬送波位相誤差、および、マルチパス妨害等の伝送路歪みによる位相誤差など)を除去することができる。

【0054】即ち、図2(B)に示すように、第(n+1)番目と第n番目のシンボルの差動復調を求めると、2つのパイロット信号はI軸の近傍に移動されることになる。なお、この図において、 $d_{c_{a(n)}}$ 、 $d_{c_{b(n)}}$ は、それぞれ周波数a、bのパイロット信号のシンボル間差動復調後の位相平面上のデータであり、 $d_{\theta_{c_{a(n)}}$ 、 $d_{\theta_{c_{b(n)}}$ はそれぞれの位相量であり、クロック周波数誤差およびガウス雑音による位相量に対応している。

【0055】このようにしてシンボル間で差動復調を行

信号の不同期に起因する位相誤差が含まれることになる。

【0050】ところで、ガウス雑音による位相誤差およびクロック信号の不同期による位相誤差以外はシンボルによらず一定の位相誤差になる。従って、ある基準時間における信号と現在観測された信号のシンボル間で差動復調すれば、これらの位相誤差(シンボルによらず一定の位相誤差)は取り除くことが出来る。これを式で表すと以下のようになる。

【0051】

うことにより、クロック周波数誤差およびガウス雑音以外の要素に起因する誤差を除去することができる。次に、ガウス雑音に起因する誤差を除去することを考える。

【0056】ところで、ガウス雑音による誤差はアトランダムに生じるので、複数のパイロット信号から得られる位相誤差を累積加算することにより、フィルタ(平滑化)効果を用いてこれを除去することができる。その結果、クロック周波数誤差に比例した位相誤差量を得ることが出来るので、これを用いることによりクロック発振回路116を正確に制御してクロック信号を生成することができる。

【0057】ところで、以上のような制御はデジタル的に行われる(離散的な数値を用いて行われる)ので、隣接する2つのシンボル間の位相変動量が分解能以下になった場合には、それ以上の制御は不可能になる。そこで、本実施の形態においては、位相変動量が隣接する2つのシンボルにより検出される誤差が分解能以下になった場合には、その時点におけるFFT処理後の信号をメモリに記憶させておき、記憶されたデータと新たなデータとの間で差動復調を行うことにより、シンボル間隔以上の時間間隔でクロック位相誤差を検出するようにしている。即ち、このような誤差(量子化誤差)は、時間の経過に応じて累積されるので、比較の対象とする時間を長くすることにより検出可能となる。

【0058】続いて、図1の実施の形態の動作について説明する。

【0059】高速フーリエ変換回路112(変換手段)により副搬送波周波数に応じて分解されたIチャンネルデータ501とQチャンネルデータ502は、差動復調回路503に入力される。

【0060】クロック再生動作の初期においては、差動復調回路503では、IチャンネルデータとQチャンネルデータがその周波数が小さい順にRAM506、507および復算演算回路511にそれぞれ供給される。

【0061】RAM506、507は制御回路520からの制御信号cにより、各シンボル毎にIチャンネルデ

ータとQチャンネルデータをそれぞれ記憶し、1シンボル時間だけ遅延して出力する。RAM507から出力されたQチャンネルデータは、符号反転回路510により符号が反転されて出力される。Iチャンネルデータ、1シンボル遅延されたIチャンネルデータ、Qチャンネルデータ、および、符号反転されて1シンボル遅延されたQチャンネルデータは、その周波数が小さい順に複素乗算回路511により式(1)に示すような複素乗算が施され、Iチャンネルデータ523およびQチャンネルデータ524として出力される。このような一連の操作がシンボル間の差動復調処理となる。

【0062】前述のように、以上の操作(差動復調)により、信号に含まれているFFT窓位相誤差、再生搬送波位相誤差等が除去されることになる。

【0063】差動復調データ523、524はROM512に順次供給され、それらの値に対応するシンボル間位相変動量513が読み出されて、ゲート回路514に供給される。

【0064】ゲート回路514は、制御回路520の制御に応じて、ROM512から出力されるシンボル間位相変動量513のうち、パイロット信号に対応する成分だけを抽出して出力する。

【0065】符号反転回路521は、ゲート回路514により抽出されたパイロット信号の符号を反転してセレクト522に供給する。セレクト522は、制御回路520によって制御され、入力されたパイロット信号が正の周波数であればゲート回路514から直接入力された位相変動量を選択し、負の周波数であれば符号反転回路521から入力された位相変動量を選択して累積加算回路515に供給する。なお、このような操作によって、図3に示すような、周波数の正負に依存するクロック周波数誤差の位相変動の回転方向を一元化することができる。

【0066】累積加算回路515は新たなシンボルが入力される直前に制御回路520から供給される制御信号bにより初期化された後、セレクト522から出力されるパイロット信号の位相誤差量を累積加算する。平均値回路516はシンボル毎に入力される累積された位相誤差量を数シンボルに亘って平均化することにより、前述のように位相誤差量に含まれるガウス雑音成分を除去し、クロック発振回路116を制御する位相誤差量517を生成する。平均値回路516から出力された位相誤差量517は、クロック発振回路116に供給され、その発振周波数を制御する。このような一連の処理により正確なクロック周波数が再生されることになる。

【0067】ところで、前述のような処理により、クロック周波数の確定処理が完了すると、シンボル間差動復調によって得られる位相誤差量517が分解能以下になり、図4に示す残留クロック周波数誤差領域に入る。即ち、クロック周波数の誤差は、離散的な値として出力さ

れるため、シンボル間差動復調累積位相誤差が0の場合においても、クロック周波数誤差出力は0とはならない場合がある。その場合には、クロック信号をそれ以上精密に制御することはできなくなる。

【0068】図5は、図4に示す残留クロック周波数誤差領域を位相平面上に表したものである。図の縦軸はQ信号、横軸はI信号をそれぞれ示しており、また、格子は量子化ステップに対応している。いま、図に白丸で示すようなパイロット信号が入力された場合、この信号は、図に示す格子を基準として判定すると、図の黒丸で示す位置のデータと同等に判定される。従って、その場合には、クロック周波数誤差による位相誤差が無視されることになるので、その誤差に対する制御は実行できないことになる。

【0069】しかしながら、本実施の形態においては、比較回路518が平均値回路516の出力が収束したことを検出した場合は、制御回路520に制御信号を供給することにより、RAM506、507の値を固定化するようになされている。

【0070】即ち、比較回路518はシンボル間差動復調データが0である場合に対応するデータ519と位相誤差量517とを比較し、これらが等しい場合は制御回路520に制御信号を送る。制御回路520はこの制御信号を受けて、RAM506、507に制御信号cを供給し、その時点において高速フーリエ変換回路112から出力されている復調信号をRAM506、507にそれぞれ記憶させる。以降、差動復調回路503は、RAM506、507に記憶された信号を基準にして差動復調を行うので、位相誤差信号の検出時間がシンボル間時間に比べて長くなり、その結果、シンボル間差動復調で得られる残留クロック周波数誤差以下のクロック周波数誤差を検出して制御することが可能となる。

【0071】以上の実施の形態によれば、OFDM信号がクロック周波数誤差に伴う位相誤差のみならず、再生搬送波位相誤差、FFT窓位相誤差、ガウス雑音による位相誤差、および、マルチパスによる伝送路ひずみに起因する位相誤差を含む場合においても、クロック信号を正確に再生することが可能となる。

【0072】ところで、一般的に、OFDM時間信号の各シンボルは、図6(A)に示すように、有効シンボル期間と有効シンボル期間の一部をコピーしたガード期間とにより構成されている。従って、有効シンボル期間だけ遅延させたOFDM時間信号(図6(B)参照)と元のOFDM時間信号との相関値を、ガード期間幅に亘って算出すると、その値はシンボルの境界で最大値を取る(図6(C)参照)ことになる。

【0073】なお、受信側のクロック信号が送信側のクロック信号と同期していない場合には、図7に示すように相関値が最大となる位相が時間とともに変化することとなる。即ち、図7(A)に示すように、送信側の送信

クロック信号と受信側の再生クロック信号とが正確に同期している場合には、相関値が最大となるタイミングは、常に一定であるが、例えば、送信クロック信号よりも再生クロック信号の周波数の方が高い場合には、相関値が最大となるタイミングは、次第に遅れていくことになる。また、送信クロック信号よりも再生クロック信号の周波数の方が低い場合には、相関値が最大となるタイミングは、次第に進んでいくことになる。従って、このような位相変化量を観測してクロック発振回路116を制御すれば、クロック位相の同期再生を行うことができる。

【0074】以上のような原理に基づき、本発明の第2の実施の形態を図8に示す。

【0075】図8にOFDM時間信号の相関値を用いたクロック再生方法の実施の形態の構成例を示すブロック図である。なお、この図においては、説明を簡略化するために、クロック再生部のみに注目し、図10に示す搬送波を再生する部分は省略してある。

【0076】基底帯域に変換されたOFDM時間信号のIチャンネル成分およびQチャンネル成分は、高速フーリエ変換回路704と相関値演算回路703（遅延手段、演算手段）にそれぞれ入力される。相関値演算回路703はOFDM時間信号の周期性を利用して相関値を算出するようになされている。高速フーリエ変換回路704は、入力されたIチャンネル成分とQチャンネル成分に対してフーリエ変換を施し、Iチャンネルデータ705およびQチャンネルデータ706として出力するとともに、位相誤差検出回路707に供給するようになされている。位相誤差検出回路707は、パイロット信号を用いて位相誤差を検出するようになされており、その詳細については後述する。

【0077】最大値検出回路708（検知手段）は相関値演算回路703から出力される相関値の最大値をシンボルカウンタ709に同期して検出するようになされている。シンボルカウンタ709はシンボル時間をカウントし、そのカウント値を最大値検出回路708に供給するようになされている。RAM710（保持手段）は、位相誤差検出回路707から制御信号が出力された場合、即ち、位相変動量が分解能以下になった場合に、最大値検出回路708が最大値を検出したシンボルのカウント値を基準位相として記憶するようになされている。

【0078】位相比較回路711（算定手段）は、RAM710に記憶された基準位相と、シンボル毎にシンボルカウンタ709から供給される最大値が検出された場合のカウント値とを比較し、位相誤差量を検出するようになされている。LPF712は、位相比較回路711から出力される位相誤差量から、雑音成分を取り除いて加算回路713に供給する。加算回路713は、LPF712から出力された位相誤差量と位相誤差検出回路707から出力された位相誤差量とを加算して、D/A変

換回路714に出力する。D/A変換回路714は、加算回路713から出力された位相誤差量を、対応するアナログ信号に変換してクロック発振回路116に供給するようになされている。クロック発振回路116は、D/A変換回路714から出力される信号に応じて、所定の周波数のクロック信号を発振するようになされている。

【0079】次に、図9を参照して、図8に示す位相誤差検出回路707の詳細な構成例について説明する。なお、位相誤差検出回路707は図1の実施の形態で示した構成から、位相記憶部分を除外したものであり、また、図9において、図1と対応する部分には対応する符号を付してあるのでその説明は省略する。

【0080】この実施の形態では、比較回路518の出力は、RAM710に入力されるようになされている。その他の構成は、図1における場合と同様である。

【0081】次に、図8および図9を参照して、以上の実施の形態の動作について説明する。

【0082】クロック再生動作の初期状態においては、第1の実施の形態において説明したように、FFT処理が施された信号に対してシンボル間の差動復調を行うことにより、各副搬送波の位相誤差を求め、更に、この位相誤差信号からパイロット信号を抜き出して累積加算する事により、クロック周波数誤差を検出し、検出された周波数誤差を基準としてクロック信号を再生する。

【0083】位相誤差検出回路707によるクロック信号の再生が完了すると、誤差値が分解能以下になり、図4に示す残留クロック周波数誤差領域に陥入する。その場合、比較回路518はシンボル間差動復調データが0である場合に対応するデータ519と、位相誤差量517とを比較し、これらが等しい場合はRAM710に制御信号を送る。制御信号を受け取ったRAM710は、その時点で最大値検出回路708が検出した最大値に対応するシンボル位相をシンボルカウンタ709から受け取り、基準位相として記憶する。

【0084】その後、位相比較回路711はRAM710に記憶された基準位相と、各シンボル毎にシンボルカウンタ709から供給される最大値検出位相とを比較し、位相誤差量を検出する。LPF712は、位相比較回路711から出力された位相誤差量から雑音成分を除去して加算回路713に出力する。加算回路713は、位相誤差検出回路707からの出力と、LPF712の出力を加算してD/A変換回路714に供給する。

【0085】D/A変換回路714は、加算回路713の出力信号（デジタル信号）を対応するアナログ信号に変換してクロック発振回路116に出力する。クロック発振回路116は、D/A変換回路714の出力に応じた周波数で発振し、クロック信号を出力する。

【0086】以上の実施の形態によれば、クロック再生動作の初期においては、位相誤差検出回路707の迅速

な制御によりクロック信号の周波数が確定され、クロック信号の周波数誤差が位相誤差検出回路707の検出分解能以下になった場合には、OFDM時間信号の相関値を用いて正確な周波数制御を行うことが可能となる。

【0087】

【発明の効果】請求項1に記載の受信装置および請求項5に記載の受信方法によれば、OFDM信号を離散的フーリエ変換し、得られた副搬送波の周波数成分を記憶し、記憶されている少なくとも1シンボル前の周波数成分と、新たに得られた周波数成分との間の位相変動量を算出し、算出された位相変動量より、パイロット信号系列に対応する成分を抽出し、抽出されたパイロット信号系列に対応する位相変動量に応じてクロック信号の周波数を制御するようにしたので、受信したOFDM信号がクロック周波数誤差に伴う位相誤差のみならず、再生搬送波位相誤差、FFT窓位相誤差、ガウス雑音による位相誤差、および、マルチパスによる伝送路ひずみに起因する位相誤差を含む場合においても、正確にクロック信号を生成することが可能となる。

【0088】請求項6に記載の受信装置および請求項7に記載の受信方法によれば、基底帯域に変換されたOFDM時間信号を有効シンボル期間だけ遅延し、遅延されたOFDM時間信号と、遅延されていないもとのOFDM時間信号との間の相関値を演算し、得られた相関値の最大値を検知し、ある時点において検知された最大値の位相を保持し、保持された位相と、新たに検知された最大値の位相のずれを算定し、算定された位相のずれに応じてクロック信号の周波数を制御するようにしたので、精度良くクロック信号を生成することが可能となる。

【図面の簡単な説明】

【図1】本発明の実施の形態の構成例を示すブロック図である。

【図2】差動復調前後のパイロット信号を位相平面上に示した図である。

【図3】クロック周波数誤差による位相誤差と副搬送波周波数の関係を示す図である。

【図4】残留クロック周波数誤差領域を示す図である。

【図5】残留クロック周波数誤差領域を位相平面上に示した図である。

【図6】OFDM時間信号と相関値の関係を示す図である。

【図7】相関値の最大値位相とクロック周波数誤差の関係を示す図である。

【図8】本発明の第2の実施の形態の構成例を示すブロック図である。

【図9】図8に示す位相誤差検出回路の構成例を示すブロック図である。

【図10】OFDM受信機の構成例を示すブロック図である。

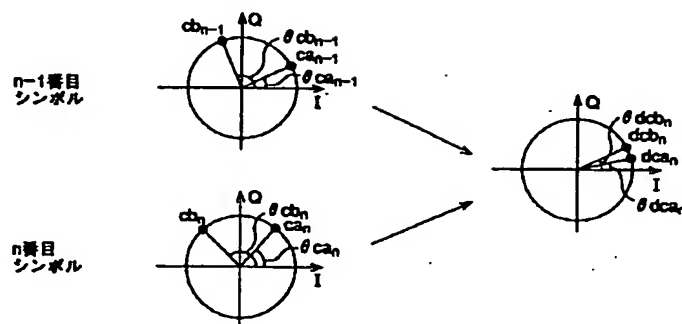
【図11】従来のコストス演算を用いたクロック再生装置の構成例を示すブロック図である。

【図12】マルチパス妨害を受けたときのOFDM受信スペクトラムを示す図である。

【符号の説明】

112 高速フーリエ変換回路(変換手段), 506, 507 RAM(記憶手段), 511 複素乗算回路(算出手段), 512 ROM(算出手段), 514 ゲート回路(抽出手段), 515 累積加算回路(累積加算手段), 516 制御回路(制御手段), 518 比較回路(検出手段), 520 制御回路(禁止手段), 703 相関値演算回路(遅延回路, 演算回路), 708 最大値検出回路(検知手段), 710 RAM(保持手段), 711 位相比較回路(算定手段)

【図2】

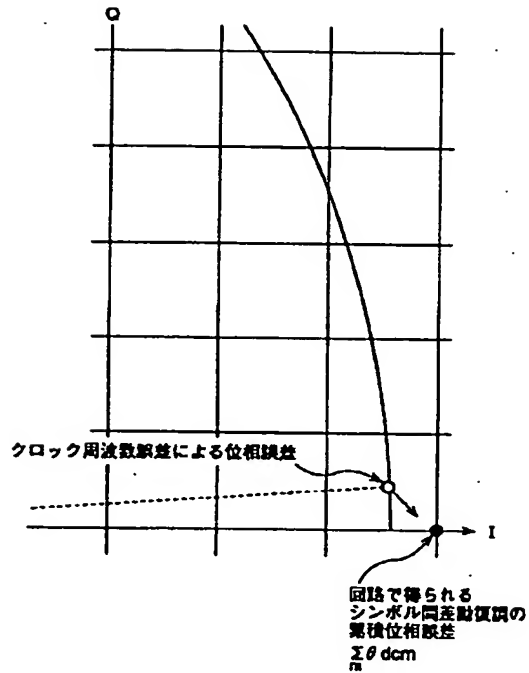


(A) FFT後の位相平面上のデータ

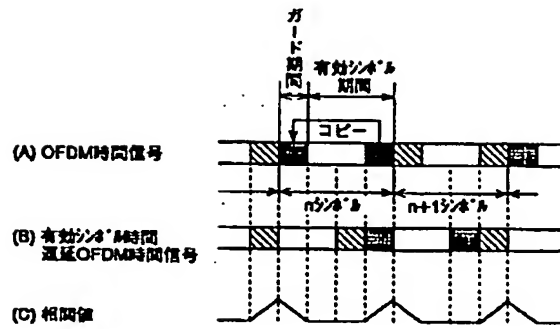
(B) 差動復調後の位相平面上のデータ



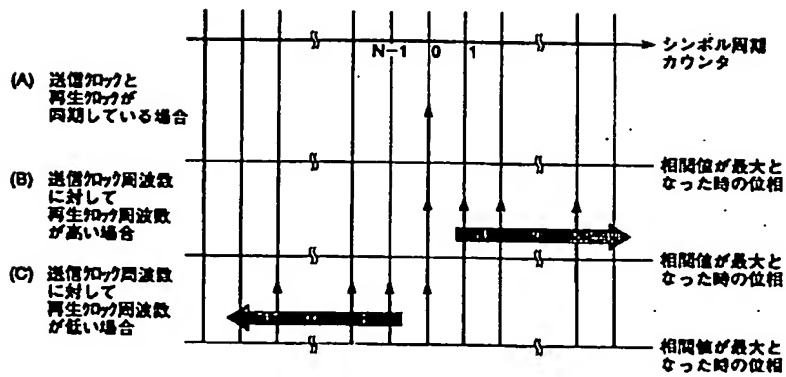
【図5】



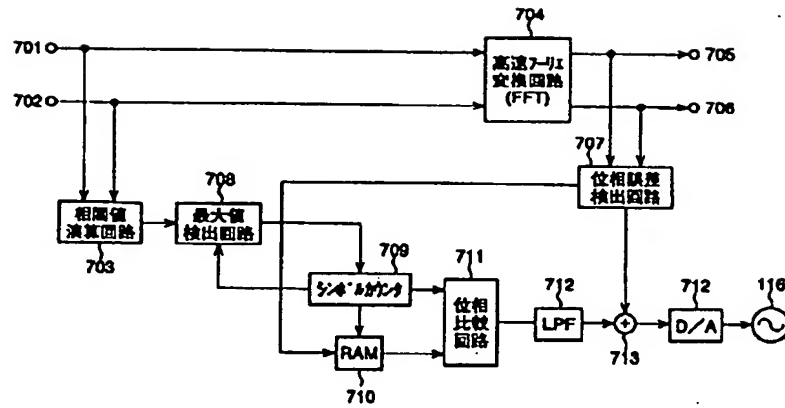
【図6】



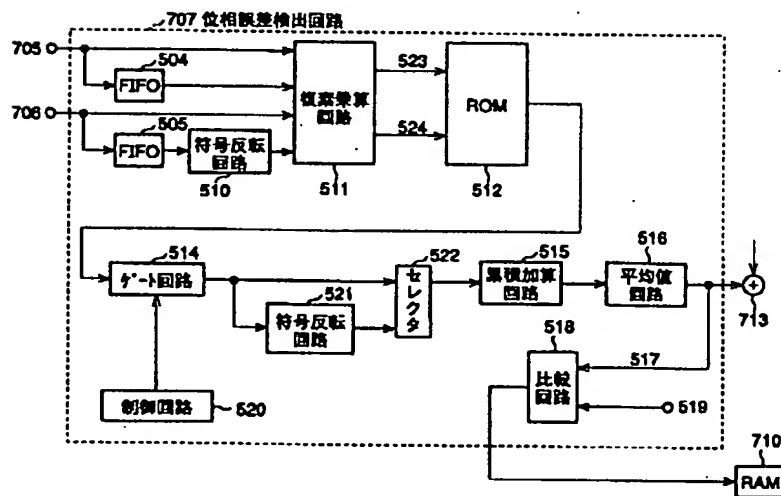
【図7】



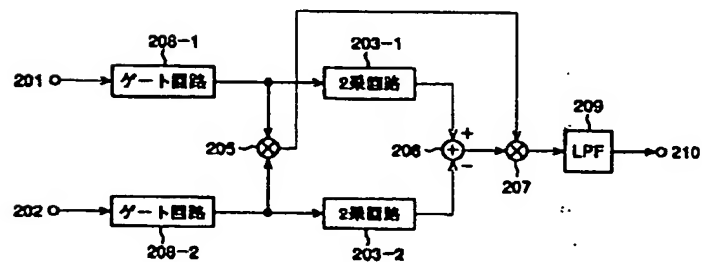
【圖 8】



【圖9】



【211】



129017 P. 1 P. 3 P. 4  
2272

